

6~36V 输入、2A、轻载高效、同步直流降压转换器

概述

ET8124S0 是一款高效率同步直流降压转换器，其额定带载能力可达 2A，输入电压范围为 6V 至 36V，内部集成高、低侧 MOSFET，其导通电阻典型值为 90mΩ 及 65mΩ，并支持轻载跳频工作模式，从而提高器件在轻载工况下的工作效率，该器件在关断模式下的静态电流仅为 6uA。在全温度范围内，其参考电压精度为 1.5%，保证了其输出电压的精准度。

ET8124S0 内置多种高灵敏的保护功能，包括：使能控制、欠压锁存、软启动、过温关断、逐周期电流检测、过流、短路保护等功能，进一步增强其在应用中的可靠性。

ET8124S0 支持 ESOP8 封装。

功能特点

- 输入电压范围：6V~36V
- 输出电压范围：1V~24V可调
- 基准电压及精度：0.6V，1%
- 2A 持续输出电流
- 6uA 关断电流（典型值）
- 开关频率范围：500KHz
- 轻载控制模式：PFM
- 兼容内外软启动功能
- 使能控制
- 集成自举电容FET
- 软启动：1.5ms（典型值）
- 低导通电阻：90mΩ/65mΩ（Top/Bottom）
- 电流模式控制
- 热保护、过流保护、短路保护、欠压锁存保护和逐周期电流检测
- 产品名称及封装形式

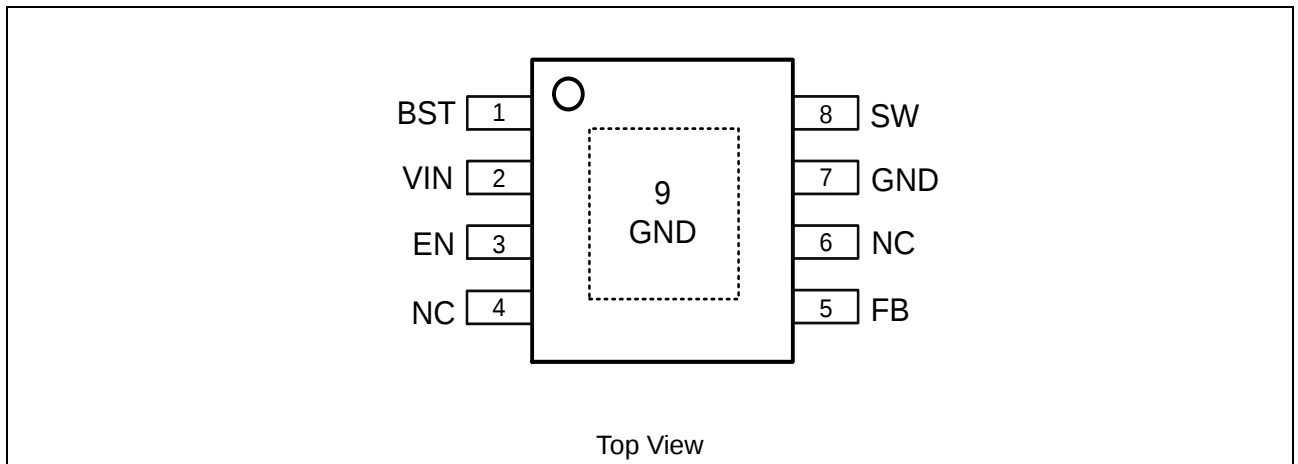
产品名称	封装形式
ET8124S0	ESOP8

ET8124S0

应用

- 工业自动化和电机控制
- 监控系统
- 打印机系统
- 汽车电池稳压
- 工业用电源
- 电信和数据通信系统

管脚排列图

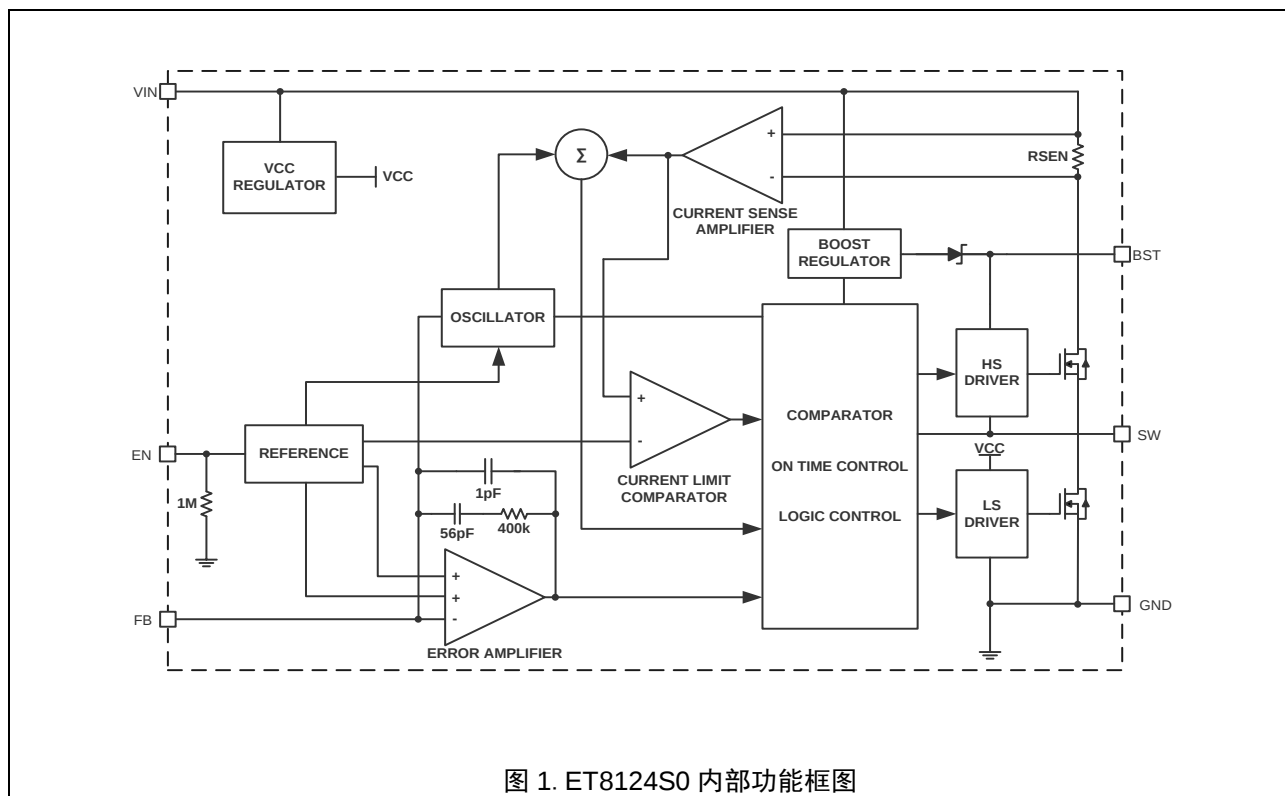


管脚说明

名称	管脚	功能描述
BST	1	高边门极驱动输入。应用时，在此管脚与 SW 管脚之间串联一颗 10nF 的电容器。
VIN	2	电压输入管脚。ET8124S0 供电电压范围为 6V 至 38V，需要在此管脚上加上退耦电容，并用较宽的 PCB 走线方式，提供足够的电流路径。
EN	3	使能管脚：高有效。不需要用到软开断时，直接将其与 VIN 相连，应用中，推荐在 EN 与 VIN 之间串联一颗不小于 2k 的电阻。该管脚不能浮空使用。
NC	4	无连接。
FB	5	输出反馈引脚。将此引脚连接到输出电阻分压器的中心点，以调节输出电压。
NC	6	无连接。
GND	7	系统地。输出电压的参考地，在 PCB 设计时需要注意输出电容，输入电容的 GND 与器件系统 GND 尽可能的靠近，确保寄生电感尽可能的小，从而实现更好的 EMC 性能。
SW	8	开关输出管脚。PCB 设计时用较粗的走线与电感相连，达到优化 EMI 的目的。
GND	9	热焊盘，与 GND 相连，与 PCB 保持充分的焊接可改善器件热性能。

ET8124S0

功能框图



功能描述

ET8124S0 是一款高效、500kHz 同步降压 DC/DC 稳压器，能够提供高达 2A 的负载电流。它可以在 6V 到 36V 的宽输入电压范围内工作，并将主开关和同步开关集成在一起，具有非常低的导通电阻，以最大限度地减少导通损耗。ET8124S0 提供逐周限流和热停机保护等保护功能。

软启动

ET8124S0 具有内部软启动电路，在启动过程中限制涌流，这使得转换器逐渐达到稳态工作点，从而减少启动浪涌冲击，在启动过程中，开关电流限制逐步增加，该器件典型的软启动时间为 1.5ms。

OCF 和 SCP

如果高侧功率场效应管电流高于峰值限流阈值，高侧功率场效应管将关闭，低侧功率场效应管将打开。如果低侧场效应管电流高于谷值电流阈值，低侧场效应管将继续开启，直到低侧场效应管电流降低到谷值电流阈值以下，所以峰谷电流都是有限值的。如果负载电流在这些条件下继续增加，输出电压将下降，当输出电压下降到调节电平的 33% 以下时，检测到输出短路，IC 将关断主开关管，停止工作一段时间(关断时长约 9ms)后，再重新启动工作(工作时长为 2.5ms)，如果输出短路消除，系统就进入到正常工作。

开启和调整 UVLO

EN 引脚具有精确的上升和下降阈值，它通过连接外部电阻分压器提供可编程的 ON/OFF 控制。一旦 EN 引脚电压超过上升阈值，器件将开始工作，如果 EN 引脚电压被拉到下降阈值以下，器件将进入关机状态。

ET8124S0

极限参数

符号	描述	最小值	最大值	单位
V_{IN}	VIN 电压范围	-0.3	38	V
	SW、EN 电压范围	-0.3	$V_{IN}+0.3$	V
	FB 电压范围、BST 至 SW 电压范围	-0.3	4	V
V_{ESD}	HBM 模式 (人体放电模式)	-	2000	V
	MM 模式 (机器放电模式)	-	200	V
T_J	最大结温	-	+150	°C
T_A	推荐工作节温范围	-40	+125	°C
T_{STG}	存储温度	-50	+150	°C
θ_{JA}	热阻 θ_{JA} (环境至结)	-	42.1	°C/W
θ_{JC}	热阻 θ_{JC} (结至芯片顶部)	-	50.9	°C/W

Note: 超出绝对最大额定值的应力可能会对设备造成永久性损坏。长时间暴露在绝对最大额定条件下可能会影响设备的可靠性。

电参数

$V_{IN} = 12V$, $V_{OUT} = 5V$, $L = 10\mu H$, $C_{OUT} = 44\mu F$, $T_A = 25^\circ C$, $I_{OUT} = 1A$ 除非另有说明。

参数	说明	测试条件	最小值	典型值	最大值	单位
V_{IN}	输入电压范围		6		36	V
V_{UVP}	输入欠压阈值				5.3	V
V_{HYS}	输入欠压迟滞			0.6		V
I_Q	待机电流	$I_{OUT}=0, V_{FB}=V_{REF}\times 105\%$		150		μA
I_{SHDN}	关断电流	$V_{EN} = 0$		6		μA
V_{EN_R}	EN 上升阈值			1.2		V
V_{EN_F}	EN 下降阈值			1		V
V_{REF}	反馈参考电压			0.6		V
I_{FB}	FB 脚输入电流	$V_{FB}=3.3V$	-50		50	nA
$R_{DS(on)}$	顶部 FET 导通电阻			90		m Ω
$R_{DS(on)}$	底部 FET 导通电阻			65		m Ω
T_{ON_MIN}	启动时间			50		ns
T_{OFF_MIN}	关断时间			100		ns
T_{ON_DLY}	开启延迟	from EN high to SW start switching		180		μs
T_{SS}	软启动时间	V_{OUT} from 0 to 100%		1.5		ms
F_{SW}	开关频率	$V_{OUT}=3.3V$, CCM		500		kHz
I_{LIM_TOP}	顶部 FET 限流阈值			3		A
I_{LIM_BOT}	底部 FET 限流阈值			3		A
T_{SD}	热关断			150		°C
T_{HYS}	热关断迟滞	Duty = 30%		15		°C

ET8124S0

应用参考图

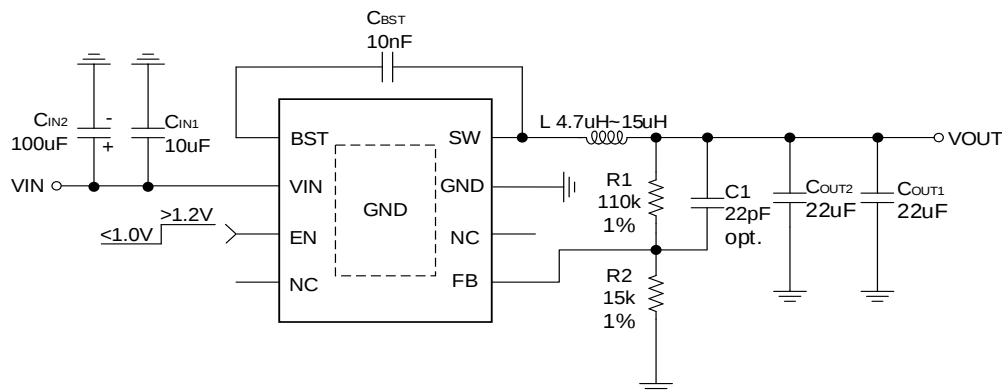


图 2.ET8124S0 典型应用电路图

*: 此电路仅供参考。

应用说明

调整输出电压

利用从输出节点到反馈引脚的电阻分压器设置输出电压，分压电阻建议使用 1%或更优精度，输出电压的计算如公式 1：

$$V_{OUT} = \frac{V_{Feedback} \times (R1 + R2)}{R2} \quad (1)$$

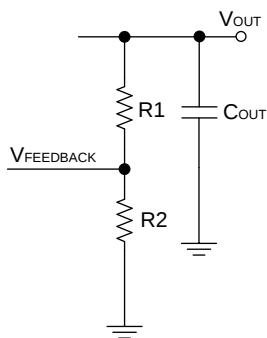


图 3.输出电压调节应用

为了提高轻负载下的效率，可以考虑使用大值电阻器，但数值过高，会增加系统的噪声。

电感的选择

应用中，推荐使用直流额定电流至少比最大负载电流高 25%的电感，为获得最高效率，请选择直流电阻小于 15mΩ 的电感器。对于大多数设计，从下列公式 2 中推导电感值：

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{(V_{IN} \times \Delta I_L \times F_s)} \quad (2)$$

ET8124S0

公式 2 中, ΔI_L 为流过电感的纹波电流, 选择的电感额定电流接近最大负载电流的 30%, 电感中的峰值电流计算方法如公式 3 所示:

$$I_{L(MAX)} = I_{Load} + \frac{\Delta I_L}{2} \quad (3)$$

在轻载模式下 (小于 100mA), 用更大的电感能提升器件工作效率。

输入电容选择

降压变换器的输入电流是不连续的, 因此需要一个电容器既为降压变换器提供交流电流, 并维持直流输入电压。为了获得最佳性能, 请使用低 ESR 电容器, 如具有 X5R 或 X7R 介质和小温度系数的陶瓷电容器。对于大多数应用来说, 一个 10uF 的电容器就足够了。输入电容需要足够的纹波电流额定值, 因为它吸收了输入开关噪声。

公式 4 估算输入电容器中的 RMS 电流:

$$I_{CIN} = I_{Load} \times \frac{\sqrt{V_{OUT} \times (V_{IN} - V_{OUT})}}{V_{IN}} \quad (4)$$

最恶劣的工况发生在 $V_{IN}=2V_{out}$ 时, 此时:

$$I_{CIN} = \frac{I_{Load}}{2} \quad (5)$$

为简化起见, 请选择额定电流大于最大负载电流一半的输入电容器。输入电容可以是电解电容、钽电容或陶瓷电容。当使用电解电容器或钽电容器时, 应尽量在离 IC 较近的地方放置一个小的、高质量的陶瓷电容器(0.1uF)。在使用陶瓷电容器时, 请确保它们有足够的电容来提供足够的电荷, 以防止输入电压纹波过大。用公式 6 估算由电容引起的输入电压纹波:

$$\Delta V_{IN} = \frac{I_{Load}}{F_S \times C_{IN}} \times \frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (6)$$

输出电容的选择

输出电容稳定直流输出电压, 可使用陶瓷, 钽或低 ESR 的电解电容器。如果使用低 ESR 的电解电容, 公式 7 估算输出电压纹波:

$$\Delta V_{OUT} = \frac{V_{OUT}}{F_S \times L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times \left(RESR + \frac{1}{8 \times F_S \times C_{OUT}}\right) \quad (7)$$

公式 7 中, L 是电感的值, RESR 是输出端电容的等效串联电阻。

对于陶瓷电容器, 电容在开关频率处主导阻抗, 并引起大部分输出电压纹波。为简化起见, 用公式 8 估算输出电压纹波:

$$\Delta V_{OUT} = \frac{V_{OUT}}{8 \times F_S^2 \times L \times C_{OUT}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (8)$$

对于钽电容或电解电容，ESR 在开关频率处处于主导位置，其输出纹波近似估算方法如公式 9 下：

$$\Delta V_{OUT} = \frac{V_{OUT}}{F_S \times L} \times \left(1 - \frac{V_{OUT}}{V_{IN}} \right) \times R_{ESR} \quad (9)$$

输出电容的特性会影响调节器系统的稳定性，推荐输出端的电容选用 X5R 或性能更优材质的电容类别，输出电容值最好能大于 44μF。

自举电容选择

在 SW 和 BOOST 引脚之间连接 100nF 陶瓷电容器，以确保正常工作，推荐使用 X5R 或更好等级的电介质的陶瓷电容器。电容器应具有 6.3V 或更高的额定电压。

PCB 布局

PCB 布局是 DC-DC 变换器设计的重要组成部分。不良的电路板布局会破坏 DC-DC 变换器和周围电路的性能，导致电磁干扰、接地反弹和电压精度损失。这些会向 DC-DC 转换器反馈错误信号，导致调节不良或不稳定。好的布局可以通过遵循一些简单的设计规则来实现。

尽量减少开关电流回路的面积。在降压调节器中，有两个电流快速切换的回路。第一个回路从 CIN 输入电容开始，到稳压器 VIN 端子，到稳压器 SW 端子，到电感，然后到输出电容 COUT 和负载。第二个回路从输出电容地开始，到调节器 GND 端子，到电感，然后到 COUT 和负载。为了使两个回路区域最小化，输入电容应放置在尽可能靠近 VIN 端子的地方。输入和输出电容器的接地都应该由一个小的局部化的平面连接到 GND。电感器应尽可能靠近 SW 引脚和输出电容器。

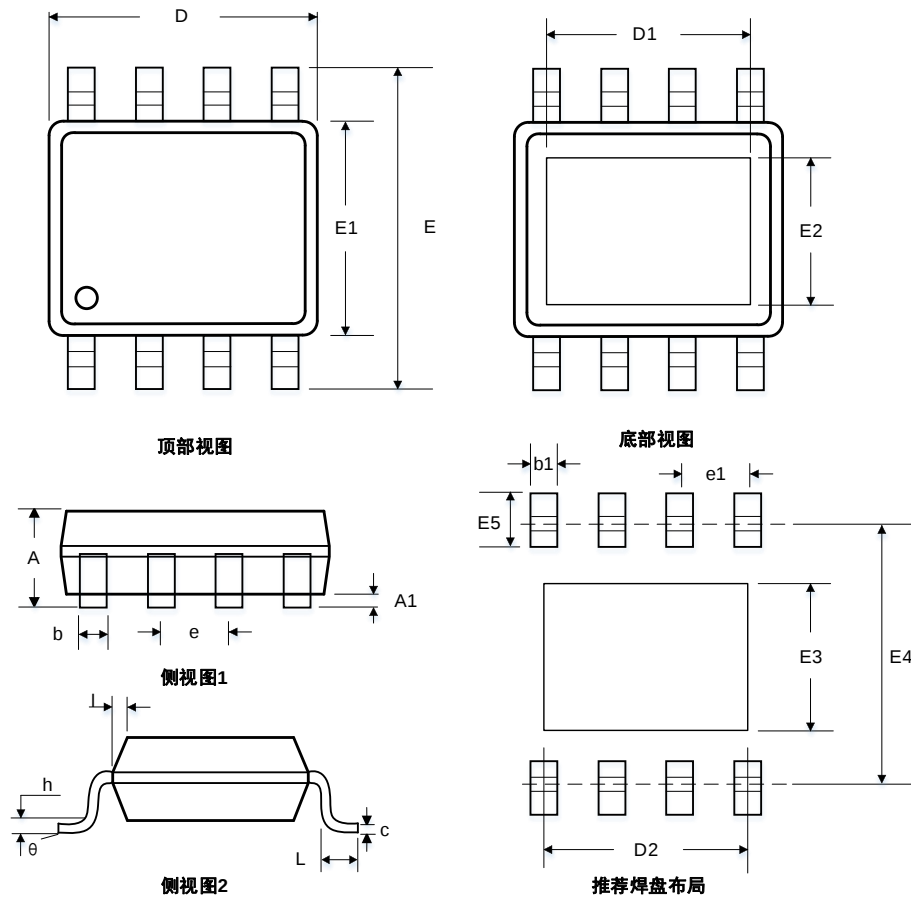
线宽原则：

1. 线宽由流过的电流大小决定，大电流走线要提供足够的线宽，优化效率减少发热；特别是 SW 节点，有条件的情况下可以使用铺铜。控制电路线宽至少 20mil，例如 Vcc，GND(SGND)；
2. 使输入和输出总线连接尽可能宽。以减少转换器输入或输出上的任何电压降，并提高效率。如果负载处的电压精度很重要，请确保反馈点尽可能的靠近负载，这样可避免线路上的压降对反馈采集精度的影响。
3. 旁路/去耦电容：电容靠近 IC 电源引脚布置。多个电容时，小容值靠近 IC；
4. 最小化到 FB 终端的迹线长度。反馈迹线应从 SW 引脚和电感处布线，以避免开关噪声干扰到反馈信号。

ET8124S0

封装尺寸图

ESOP8



COMMON DIMENSIONS
(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX	SYMBOL	MIN	NOM	MAX
A	1.30	-	1.70	E2	2.26	-	2.55
A1	0.00	-	0.15	E3	-	2.62	-
b	0.33	-	0.51	E4	-	5.40	-
b1	-	0.61	-	E5	-	1.60	-
c	0.19	-	0.25	e	1.27BSC		
D	4.80	-	5.00	e1	1.27BSC		
D1	3.15	-	3.45	L	0.41	-	1.27
D2	-	3.51	-	l	0.25	-	0.50
E	5.20	-	5.80	h	0.25BSC		
E1	3.80	-	4.00	θ	0°	-	8°

ET8124S0

修订历史和检查表

Version	Date	Revision Item	Modifier	Function & Spec Checking	Package & Tape Checking
1.0	2025-08-06	Initial version	Caojc	Wuhs	Liujoy